

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-265666

(P2001-265666A)

(43) 公開日 平成13年9月28日 (2001.9.28)

(51) Int.Cl.⁷

G 0 6 F 12/16

// G 0 1 R 22/00

識別記号

3 4 0

1 3 0

F I

C 0 6 F 12/16

C 0 1 R 22/00

テーマト* (参考)

3 4 0 H

1 3 0 A

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21) 出願番号 特願2000-79503(P2000-79503)

(22) 出願日 平成12年3月22日 (2000.3.22)

(71) 出願人 000203661

大崎電気工業株式会社

東京都品川区東五反田2丁目2番7号

(72) 発明者 呉 一憲

神奈川県横浜市港北区新羽町1178-2

(72) 発明者 中山 悦郎

神奈川県横浜市緑区霧が丘6-1-1-4
-102

(72) 発明者 下澤 一博

埼玉県大宮市東門前239-3

(74) 代理人 100068962

弁理士 中村 稔

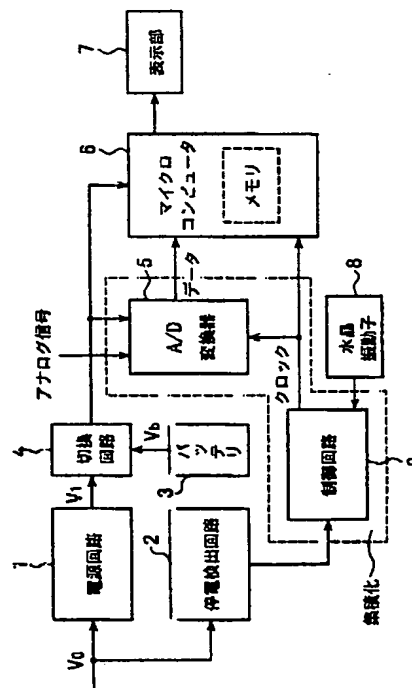
最終頁に続く

(54) 【発明の名称】 メモリバックアップ式電子機器

(57) 【要約】

【課題】 電源電圧の低下時に速やかに消費電流を抑制し、蓄電手段の容量を増加させることなくメモリ値の消失を防ぐ。

【解決手段】 供給されるクロック信号に従ってデータを処理すると共に、電源電圧の低下時に停電処理を行う処理手段6と、データを記憶する記憶手段と、電源電圧の低下時に前記記憶手段の動作のためのバックアップ用電源として用いられる蓄電手段3と、電源電圧の低下を検出する検出手段2とを備えたメモリバックアップ式電子機器において、前記検出手段により電源電圧の低下が検出された時に、消費電流を低減させるために、前記処理手段に供給される前記クロック信号の周波数を低くする制御手段9を前記処理手段とは別回路として設けている。



【特許請求の範囲】

【請求項1】 供給されるクロック信号に従ってデータを処理すると共に、電源電圧の低下時に停電処理を行う処理手段と、データを記憶する記憶手段と、電源電圧の低下時に前記記憶手段の動作のためのバックアップ用電源として用いられる蓄電手段と、電源電圧の低下を検出する検出手段とを備えたメモリバックアップ式電子機器において、前記検出手段により電源電圧の低下が検出された時に、消費電流を低減させるために、前記処理手段に供給される前記クロック信号の周波数を低くする制御手段を前記処理手段とは別回路として設けたことを特徴とするメモリバックアップ式電子機器。

【請求項2】 前記制御手段は、電源電圧の低下時に、前記処理手段による前記停電処理の終了後は、前記処理手段への前記クロック信号の供給を停止することを特徴とする請求項1記載のメモリバックアップ式電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、バッテリー等によるメモリバックアップ機能を有する電子機器、例えば電子式電力量計、トランスデューサ、データメモリ付計測機器などの改良に関するものである。

【0002】

【従来の技術】従来利用されている、バッテリーによりメモリバックアップを行う電子式電力量計の基本構成を図3に示す。101は電源回路、102は停電検出回路、103はバッテリー、104は切換回路、105はA/D変換器、106はメモリを内蔵するマイクロコンピュータ、107は表示部、108は水晶振動子である。電源回路101には配電線交流電圧 V_0 が入力され、後段のA/D変換器105及びマイクロコンピュータ106等の動作に必要な直流電源電圧 V_1 を生成する。直流電源電圧 V_1 は、切換回路104を経てA/D変換器105及びマイクロコンピュータ106などに供給される。A/D変換器105及びマイクロコンピュータ106には、水晶振動子108から動作を制御するためのクロック信号が入力されている。また、電力値を示すアナログ信号はA/D変換器105に入力され、デジタル変換されてマイクロコンピュータ106に送られる。マイクロコンピュータ106はこのデータを積算して電力量を算出し、その結果を表示部107に送る。ここで、配電線交流電圧 V_0 の低下により直流電源電圧 V_1 が所定値より降下すると、切換回路104は回路電源を切り換え、バッテリー103の電圧 V_0 をA/D変換器105などに供給する。

【0003】停電検出回路102は、欠落事故や計器取り外しなどにより配電線交流電圧 V_0 の降下が生じた場合にそれを検出して、停電信号をマイクロコンピュータ106に出力する。マイクロコンピュータ106が停電信号を受信した場合の動作フローチャートを図4に示

す。マイクロコンピュータ106はステップ1で停電信号を受信すると、ステップ2にてプログラムによりソフト的に生成された誤動作防止用のノイズフィルタによりノイズ成分を除去し、ステップ3で停電信号がノイズによるものでないかどうかを判定する。ノイズによるものでないと判定されると、消費電流を抑制してバッテリー負担を軽減するために、ステップ4でシステムクロック分周を増加させてプログラム処理のためのシステムクロックを低速に切り換える。さらに、ステップ5でA/D変換器105へのクロック供給を停止してA/D変換器105の機能を停止させ、ステップ6で停電表示を行う。次いで、ステップ7でその時点でのデータをメモリに保存したうえで、ステップ8のスタンバイ状態へ移行する。停電による機能停止以後は、バッテリー103により計量値、設定値及び調整値のデータメモリの電源が供給される。

【0004】

【発明が解決しようとする課題】電子式電力量計ではバッテリー103にはリチウムイオン型バッテリーが用いられているが、これらのバッテリーは長時間使用しておらず、そのため内部抵抗が増加した状態で大きな電流を流すと一定時間出力電圧が低下してしまう。このような出力電圧の低下はメモリ値の消失につながる可能性がある。従って停電時には、A/D変換器105およびマイクロコンピュータ106への電源電圧の供給がバッテリー103側に切り換わる前に、マイクロコンピュータ106によりシステムクロック分周が増加され、消費電流が抑制されていることが望ましい。

【0005】通常、電源回路101には安定化電源が用いられ、停電時にも0.2〜0.3秒といった一定時間は電圧を維持するため、電源電圧の供給がバッテリー103側に切り換わるより停電検出回路102により停電が検出される方が早い。ところが、図3のマイクロコンピュータ106では、通常動作中は演算、データ転送、表示など重要な処理を行っている。これらの処理は、停電信号が停電検出回路102から入力された場合でもその残処理は優先的に処理され、その後で図4に示されたデータ退避などの停電処理動作が開始される。この優先処理の残処理に必要な時間は場合によりばらつきがあり、一定ではない。さらに、停電処理のうちシステムクロック分周増加の前段に行われるノイズチェックのフィルタ処理は、マイクロコンピュータ106内ではプログラムによりソフト的に行われるが、この場合信号の合致処理などに時間を要し、ハード的に処理する場合に比べて時間がかかる。このように、システムクロック分周を増加させて消費電流を抑制するまでに、優先処理の残処理時間とフィルタ処理に有する時間が必要となる訳であるが、この時間は一定ではなく比較的長時間を要する場合もあるため、その間に電源電圧の供給がバッテリー103側に切り換わってしまい、大きな電流が必要なためバッ

テリ103の出力電圧が低下してメモリ値の消失につながる場合があった。

【0006】このようなメモリ値消失を防ぐためには、バッテリー103の容量を増加させる方法があるが、その場合にはコスト増加の要因となる。

【0007】また、マイクロコンピュータの中には、その原振周波数（マイクロコンピュータ内の回路動作用クロックとして使用され、その回路動作の速度を決めるもの）が接続された水晶振動子の発振周波数によって決定されるものがあり、このようなマイクロコンピュータの場合には、停電時に直ちにプログラム処理のためのシステムクロックの周波数を分周増加により低下させても、消費電流を減少させるには限界がある。

【0008】（発明の目的）本発明の目的は、電源電圧の低下時に速やかに消費電流を抑制し、蓄電手段の容量を増加させることなくメモリ値の消失を防ぐことのできるメモリバックアップ式電子機器を提供することである。

【0009】

【課題を解決するための手段】上記目的を達成するために、請求項1記載の本発明は、供給されるクロック信号に従ってデータを処理すると共に、電源電圧の低下時に停電処理を行う処理手段と、データを記憶する記憶手段と、電源電圧の低下時に前記記憶手段の動作のためのバックアップ用電源として用いられる蓄電手段と、電源電圧の低下を検出する検出手段とを備えたメモリバックアップ式電子機器において、前記検出手段により電源電圧の低下が検出された時に、消費電流を低減させるために、前記処理手段に供給される前記クロック信号の周波数を低くする制御手段を前記処理手段とは別回路として設けたことを特徴とするものである。

【0010】また、請求項2記載の発明は、請求項1記載のメモリバックアップ式電子機器において、前記制御手段を、電源電圧の低下時に、前記処理手段による前記停電処理の終了後は、前記処理手段への前記クロック信号の供給を停止するように構成することを特徴とするものである。

【0011】

【発明の実施の形態】図1は、本発明の実施の一形態であるバッテリーによりメモリバックアップを行う電子式電力量計の基本構成を示す図である。電源回路1及び停電検出回路2には配電線交流電圧 V_0 が入力される。電源回路1からは直流電源電圧 V_1 が切換回路4に出力される。切換回路4は通常は電源回路1から入力される直流電源電圧 V_1 をA/D変換器5及びマイクロコンピュータ6などに出力するが、配電線交流電圧 V_0 の低下により直流電源電圧 V_1 が所定値（例えば V_1 の70%）より降下すると回路電源を切換え、バッテリー3の電圧 V_0 を出力する。A/D変換器5には電力値を示すアナログ信号が入力され、デジタル変換されてマイクロコンピュ

ータ6に送られる。マイクロコンピュータ6（メモリ内蔵）はこのデータを積算して電力量を算出し、その結果を表示部7に送る。制御回路9は、水晶振動子8からの入力信号に基づいてクロック信号を生成し、それをA/D変換器5及びマイクロコンピュータ6などに出力する。制御回路9からマイクロコンピュータ6に出力されるクロック信号の周波数がマイクロコンピュータ6の原振周波数となる。

【0012】図2は図1の電子式電力量計内部の制御回路9の一例を示すブロック図である。例えば発振周波数4MHzの水晶振動子8に接続している発振回路10は、制御端子付発振用ロジックで構成されている。発振回路10が発信する4MHzのクロック信号 P_0 は分周回路11に入力され、1/2に分周された2MHzのクロック信号 P_1 がクロック制御スイッチ S_1 に、また1/4に分周された1MHzのクロック信号 P_2 がクロック制御スイッチ S_2 に出力される。クロック制御スイッチ S_1 には、発振回路10側に4MHzのクロック信号 P_0 が、また分周回路11側に2MHzのクロック信号 P_1 が入力されており、マイクロコンピュータ6が高速処理を必要としている場合にはマイクロコンピュータ6から出力される高速クロック要求信号 P_3 によって接片が発振回路10側に切り換わり、4MHzのクロック信号 P_0 が出力される。高速処理を必要としない場合には、接片が分周回路11側に切り換わり、2MHzのクロック信号 P_1 が出力される。クロック制御スイッチ S_1 の出力信号は、さらにクロック制御スイッチ S_2 に入力される。

【0013】図1の停電検出回路2が配電線交流電圧 V_0 の電圧降下を検出して停電信号 P_4 を出力すると、その停電信号 P_4 は制御回路9内のフィルタ回路12に入力される。フィルタ回路12では、停電信号に重畳するノイズ成分をカットして誤動作を防止した信号を出力するため、例えば、512Hzの低速クロック信号 P_5 （不図示の別の発振回路により生成される）で5回のレベルのサンプリングを行い、5回ともに同じレベルが検出された時のみ入力された停電信号が有効であるとして、ノイズチェック後の停電信号 P_6 を出力する。この停電信号 P_6 は、クロック制御スイッチ S_2 及び S_3 に制御信号として出力されてこれらのスイッチを制御する。クロック制御スイッチ S_2 は、停電信号 P_6 が入力されていない時には接片がクロック制御スイッチ S_1 側に切り換わり、クロック制御スイッチ S_1 の出力信号が図1のマイクロコンピュータ6に出力される。即ち、停電信号 P_6 が入力されていない時は、マイクロコンピュータ6から高速クロック要求が出されていれば4MHzのクロック信号 P_0 が出力され、高速クロック要求が出されていなければ2MHzのクロック信号 P_1 が出力される。一方、クロック制御スイッチ S_2 に停電信号 P_6 が入力されると接片が分周回路11側に切り換わり、分

周回路11からの1MHzのクロック信号 P_2 がマイクロコンピュータ6に出力される。即ち、停電を検出した際にはマイクロコンピュータ6の動作を制御するクロック信号は1/4に分周されたクロック信号 P_2 に切り換わることになる。また、フィルタ回路12から出力される停電信号 P_6 はクロック制御スイッチ S_3 も制御する。クロック制御スイッチ S_3 は、停電信号 P_6 が入力されていなければ発振回路10から出力されたクロック信号 P_0 を図1のA/D変換器5に出力するが、停電信号 P_6 が入力されるとA/D変換器5へのクロック供給を停止する。

【0014】停電が検出されてマイクロコンピュータ6に入力するクロック信号の周波数が1MHzに低下すると、マイクロコンピュータ6ではこの低周波のクロック信号 P_2 に従って演算、データ転送、表示などの優先処理の残処理を行う。この段階では低周波のクロック信号 P_2 によって動作を行うため、動作に必要な消費電流は既に低減されている。優先処理が終了するとマイクロコンピュータ6は停電表示を行ったうえで、その時点でのデータをマイクロコンピュータ6に内蔵されるメモリに保存し、スリープ信号 P_7 を制御回路9のアンドゲート13経由でカウンタ14に出力する。カウンタ14はスリープ信号 P_7 が入力されてから一定時間をカウントし、カウントが終了すると水晶発振停止信号 P_8 を出力する。この水晶発振停止信号 P_8 により、発振回路10が動作を停止し、回路がスタンバイ状態に移行する。

【0015】このように、図1および図2に示した実施形態では、電源電圧の低下時にクロック信号の分周を、メイン処理を行うマイクロコンピュータ6とは別回路として設けられた制御回路9によりハード的に行っており、電源電圧の低下を検出してからクロック信号の分周を行って回路動作の消費電流を抑制するまでフィルタ回路12のフィルタ処理時間（例えば10msで固定）しか要しない。即ち、切換回路4により電源電圧の供給がバッテリー3側に切り換わる前に確実に回路動作の消費電流が抑制されるため、バッテリー3を大容量化しなくてもメモリ値の消失を防ぐことができる。制御回路9はわずかなハード構成にて実現可能であり、A/D変換器5と集積化が可能であるため、従来回路に比べてコストアップになることはない。なお、集積化については、制御回路9とマイクロコンピュータ6とを集積化してもよいし、制御回路9とA/D変換器5とマイクロコンピュータ6とを集積化してもよい。

【0016】また、マイクロコンピュータ6に原振周波数として与えられるクロック信号の周波数を低下させているから、消費電流を効果的に抑制することができる。

【0017】なお、図1及び図2に示した実施形態は電子式電力量計の場合を示したが、それ以外にも、電子回

路を用いて交流の電気量を直流の電圧又は電流に変換し、計測データをメモリに記録するトランスデューサのように、バッテリー等によりメモリのバックアップを行う電子機器であれば同様の効果が期待できる。回路中のマイクロコンピュータは、リアルタイムで処理する高速のデジタル・シグナル・プロセッサ（DSP）でも良く、さらに、メモリが内臓ではなく、外付けの場合でも同様の効果が得られる。回路中のA/D変換器は、電圧/周波数変換器や電流/周波数変換器の場合でも同様の効果が得られる。また、バッテリーの代わりに、電気二重層コンデンサのような小型大容量のコンデンサを蓄電手段として用いることができる。

【0018】

【発明の効果】以上説明したように、本発明によれば、従来マイクロコンピュータ等の処理手段のプログラム処理によりソフト的に行っていた電源電圧低下時のクロック信号の周波数低下を、処理手段とは別回路として設けられた制御手段により行うようにしたから、電源電圧が低下した際にも迅速にクロック信号の周波数を低くして消費電流を低減することが可能となり、低容量の蓄電手段でもメモリ値の消失を防ぐことができ、低コスト化を図ることができる。

【図面の簡単な説明】

【図1】本発明の実施の一形態であるメモリバックアップ式電子式電力量計を示すブロック図である。

【図2】図1の実施形態の制御回路の一例を示すブロック図である。

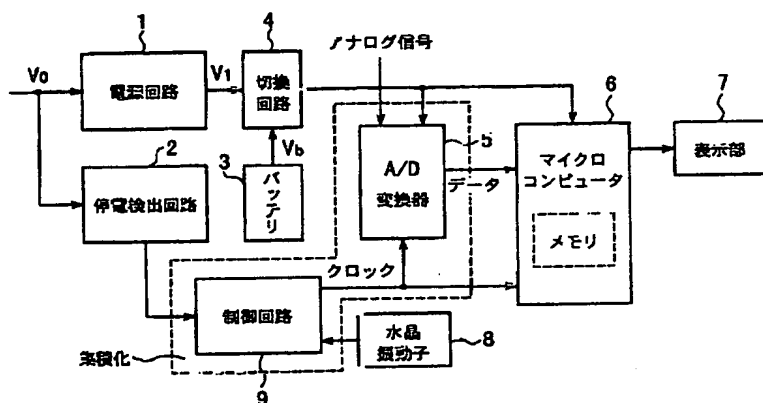
【図3】従来のメモリバックアップ式電子式電力量計の回路例を示すブロック図である。

【図4】図3の回路例の動作を示すフローチャートである。

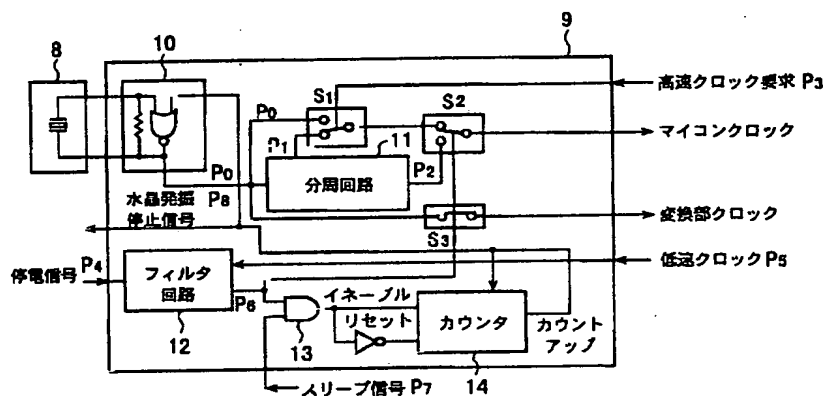
【符号の説明】

- 1 電源回路
 - 2 停電検出回路
 - 3 バッテリ
 - 4 切換回路
 - 5 A/D変換器
 - 6 マイクロコンピュータ
 - 7 表示部
 - 8 水晶振動子
 - 9 制御回路
 - 10 発振回路
 - 11 分周回路
 - 12 フィルタ回路
 - 13 アンドゲート
 - 14 カウンタ
- S_1 , S_2 , S_3 クロック制御スイッチ

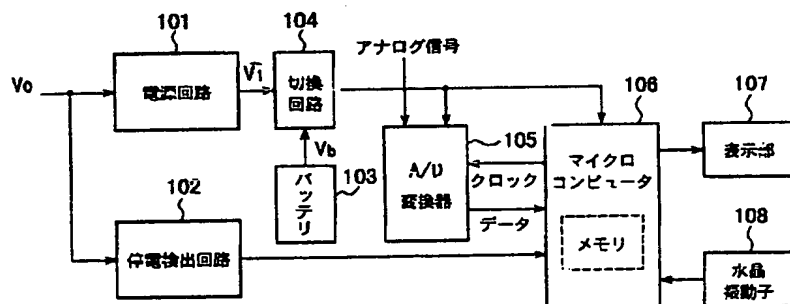
【図 1】



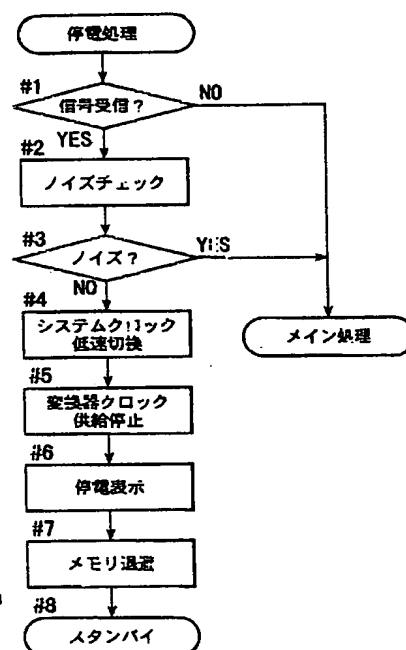
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 川島 直人
神奈川県横浜市港北区大豆戸町743

(72)発明者 藤原 年弘
東京都大田区池上 1-29-10-102